

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年10 月27 日 (27.10.2005)

PCT

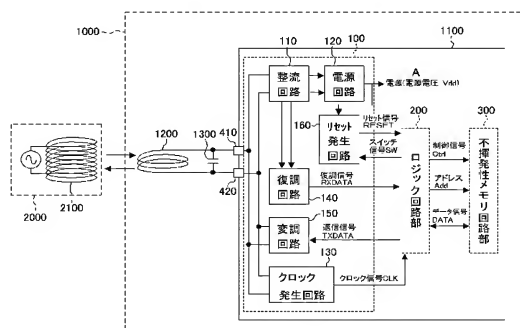
(10) 国際公開番号
WO 2005/101304 A1

- (51) 国際特許分類: G06K 19/07, B42D 15/10 (72) 発明者; および
(21) 国際出願番号: PCT/JP2005/007073 (75) 発明者/出願人 (米国についてのみ): 中根 譲治 (NAKANE, George). 角 辰己 (SUMI, Tatsumi) [JP/JP] (JP).
(22) 国際出願日: 2005 年4 月12 日 (12.04.2005)
(25) 国際出願の言語: 日本語 (74) 代理人: 前田 弘, 外(MAEDA, Hiroshi et al.); 〒5410053 大阪府大阪市中央区本町2 丁目5 番7 号 大阪丸紅ビル Osaka (JP).
(26) 国際公開の言語: 日本語
(30) 優先権データ: 特願2004-120168 2004 年4 月15 日 (15.04.2004) JP (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD,

[続葉有]

(54) Title: SEMICONDUCTOR INTEGRATED CIRCUIT AND NONCONTACT INFORMATION SYSTEM USING IT

(54) 発明の名称: 半導体集積回路、及びこれを搭載した非接触型情報システム



110... RECIFIER CIRCUIT
120... POWER SUPPLY CIRCUIT
130... CLOCK GENERATING CIRCUIT
140... DEMODULATING CIRCUIT
150... MODULATING CIRCUIT
160... RESET GENERATING CIRCUIT
200... LOGIC CIRCUIT SECTION
300... NONVOLATILE MEMORY CIRCUIT SECTION
A... POWER SUPPLY (POWER SUPPLY VOLTAGE: Vd0)

RESET... RESET SIGNAL
SW... SWITCH SIGNAL
RXDATA... DEMODULATION SIGNAL
TXDATA... REPLY SIGNAL
CLK... CLOCK SIGNAL
CTRL... CONTROL SIGNAL
ADD... ADDRESS
DATA... DATA SIGNAL

(57) Abstract: It is possible to extend the communicable distance between a noncontact information medium (semiconductor integrated circuit) and a reader/writer performing noncontact communication with the noncontact information medium and to ensure stabilized data transmission/reception even if the power supply voltage lowers when data is sent from the noncontact information medium back to the reader/writer. When data is sent back from the noncontact information medium, the data to be sent back is held in a logic circuit section (200) operable at a voltage lower than that of a nonvolatile memory circuit section (300). During a period when the data is sent back, a reset detection lower limit voltage for use in a reset generating circuit (160) is lowered as compared with other periods.

(57) 要約: 非接触型情報媒体 (半導体集積回路) と、この非接触型情報媒体と非接触状態で通信を行うリーダーライタとの間の通信可能な距離を延ばし、また、非接触型情報媒体からデータをリーダーライタに返信する際に、電源電圧が低下しても安定してデータの送受信を行うことができるようにするために、データを非接触型情報媒体から返信する場合には、不揮発性メモリ回路部300よりも低電圧で動作できるロジック回路部200に、返信すべきデータを保持させ、データが返信される期間には、リセット発生回路160で用いるリセット検知下限電圧をそれ以外の期間に比べ低下させる。

WO 2005/101304 A1



SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,
BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,
IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

明 細 書

半導体集積回路、及びこれを搭載した非接触型情報システム
技術分野

[0001] 本発明は、電磁波によって電力の供給を受ける半導体集積回路、およびこの半導体集積回路を搭載した非接触型情報媒体を含む情報システム(非接触型情報システム)に関するものである。

背景技術

[0002] 近年、コイルの相互誘導現象を利用して所定波長の電磁波によって電力の供給を受ける半導体集積回路を用い、電力の供給と同時にデータの送受信を行う非接触ICカードなどのデータキャリアが実用段階に入っている。この非接触ICカードの種類は、非接触ICカードとの間で電波の送受信を行うリーダーライタと当該非接触ICカードとの間で通信が可能な距離によって、密着型、近接型、および近傍型に分類されており、それぞれについての標準規格も整いつつある。

[0003] 特に、リーダーライタから10[cm]程度までの距離で用いることが可能な近接型の非接触ICカードは、定期券などの用途によく用いられ、駅の改札口などで定期入れから定期券(非接触ICカード)を取り出すことなく、リーダーライタとの非接触状態での情報のやり取りに基づいて、改札口のゲートの開閉制御を行うことが可能である。このように、非接触ICカード、および非接触ICカードを用いた情報システム(非接触型情報システム)は、きわめて広い範囲で使用される可能性を有するものである。

[0004] このような非接触型情報システムでは、例えば非接触ICカードからリーダーライタにデータを返信する場合には、非接触ICカードが有する磁気結合されたコイル(アンテナコイル)の負荷を変動させて信号(データ)を変調することによりデータの返信が実現されている。

[0005] また、非接触型情報システムでは、データの送受信時に例えば非接触ICカードとリーダーライタの物理的な距離が大きいこと等が原因で、コイルの相互誘導現象によって発生する電圧が小さくなると、非接触ICカードとリーダーライタとの通信が不可能になってしまう場合がある。このため、従来の非接触ICカードでは、電源電圧が前もつ

て定められたリセット検知下限電圧を下回った場合に、内部の半導体集積回路をリセットするようにして、正確なデータ通信が担保されている。(例えば、特許文献1を参照。)

特許文献1:特開平8-77318号公報

発明の開示

発明が解決しようとする課題

- [0006] しかし、アンテナコイルの負荷を変動させて信号を変調すると、非接触ICカードからリーダーライタに対してデータの返信が行われる期間は、非接触ICカードとリーダーライタとの物理的な距離がそれほど大きくない場合であっても、アンテナコイルに発生する電圧は一時的に下がってしまう。
- [0007] すなわち、従来の非接触ICカードは、非接触ICカードとリーダーライタの物理的な距離がある程度以上に離れたり、リーダーライタに対してデータの返信が行われたりすることによって、アンテナコイルに発生する電圧が下がり、電源電圧が前記リセット検知下限電圧よりも低くなると、例えば送受信の途中であっても、非接触ICカード内部の半導体集積回路が絶えずリセットされてしまい、非接触ICカードとリーダーライタとの間でデータ通信ができなくなってしまう場合があるという問題を有していた。
- [0008] 本発明は、前記の問題に着目してなされたものであり、非接触型情報媒体(半導体集積回路)と、この非接触型情報媒体と非接触状態で通信を行うリーダーライタとの間の通信可能な距離を延ばし、また、非接触型情報媒体からデータをリーダーライタに返信する際に、電源電圧が低下しても安定してデータの送受信を行うことができる非接触型情報媒体を提供することを課題とする。

課題を解決するための手段

- [0009] 前記の課題を解決するため、請求項1の発明は、
- アンテナコイルが受信した電磁波によって電源電圧の供給を受ける一方、前記アンテナコイルを介してデータの送受信を行う半導体集積回路であって、
- データが格納されるメモリ回路と、
- 前記アンテナコイルが接続される一対の端子と、
- 送信するデータに応じて、前記端子間の負荷を変化させることによって、前記アン

テナコイルを介してデータを送信する変調送信回路と、

前記メモリ回路に格納されたデータを前記変調送信回路に出力する送信制御回路と、

前記電源電圧が所定の閾値を下回った場合に、前記送信制御回路をリセットするリセット信号を前記送信制御回路に出力するリセット信号発生回路とを備え、

前記送信制御回路は、データを送信中の状態であることを示す送信状態信号を出力するように構成され、

前記リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記送信状態信号が出力されていない期間よりも前記閾値を低くするように構成されていることを特徴とする。

[0010] これにより、データの送信状態であるかどうかに応じて、リセット信号が出力される電源電圧(リセット検知下限電圧)が変更されるので、例えばこの半導体集積回路を所定周波数の電磁波を送受信するコイル(アンテナコイル)と接続して非接触型情報媒体(非接触ICカード)を構成すれば、この非接触ICカードに対して電磁波を用いて電源電圧の供給、およびデータの送受信を行うリーダーライタとの間の通信可能な距離を延ばし、安定してデータの送受信を行うことができる。

[0011] また、請求項2の発明は、

請求項1の半導体集積回路であって、

前記リセット信号発生回路は、前記電源電圧を分圧する分圧抵抗器を有し、前記分圧抵抗器によって分圧された電圧が所定の基準電圧よりも低い場合に、前記リセット信号を出力するように構成されていることを特徴とする。

[0012] また、請求項3の発明は、

請求項2の半導体集積回路であって、

前記リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記分圧された電圧が、前記送信状態信号が出力されていない期間よりも高くなるように分圧比を変更するように構成されていることを特徴とする。

[0013] また、請求項4の発明は、

請求項3の半導体集積回路であって、

- 前記分圧抵抗器は、3個以上の抵抗器から成る直列抵抗器であり、
前記リセット信号発生回路は、前記電源電圧を分圧する前記直列抵抗器の個数を変更することによって前記分圧比を変更するように構成されていることを特徴とする。
- [0014] これらにより、回路規模を増大させず簡単な回路構成で、分圧抵抗器の個数を変更して、リセット検知下限電圧を切り替えることができる。
- [0015] また、請求項5の発明は、
請求項1から請求項4のうちの何れか1項の半導体集積回路であって、
前記送信制御回路は、前記メモリ回路に格納されたデータを前記変調送信回路に出力すると同時に前記送信状態信号を出力するように構成されていることを特徴とする。
- [0016] これにより、電源電圧がリセット検知下限電圧よりも低下する前に、前記リセット検知下限電圧を低く切り替えることができる。
- [0017] また、請求項6の発明は、
請求項1の半導体集積回路であって、
前記送信制御回路は、前記メモリ回路に格納されたデータを保持するバッファを有し、前記バッファに保持したデータを前記変調送信回路に出力するように構成されていることを特徴とする。
- [0018] これにより、送信すべきデータが送信制御回路に保持されるので、送信時にメモリ回路を動作させないようにできる。すなわち、一般的に論理ゲートのみで構成される送信制御回路は、論理ゲートだけではなくメモリセルなどにより構成されるメモリ回路よりも低い電圧で動作できるので、データが送信される期間に前記リセット検知下限電圧を低下させても、前記非接触ICカードとリーダーライタとの間の通信可能な距離を延ばし、安定してデータの送受信を行うことができる。
- [0019] また、請求項7の発明は、
請求項1の半導体集積回路であって、
前記送信制御回路は、前記変調送信回路へのデータの出力が終了し、前記変調送信回路にデータを出力するために要した時間以上の時間が経過した後に、前記送信状態信号の出力を停止するように構成されていることを特徴とする。

- [0020] これにより、例えば、データの送信が終了した後に、半導体集積回路の内部容量が大きいことなどが原因で、電源電圧の立ち上がりが遅い場合などに、不用意にリセット信号が出力されるのを防止できる。
- [0021] また、請求項8の発明は、
請求項1の半導体集積回路であって、
さらに、前記電源電圧が所定の閾値を超えた場合に、前記送信制御回路をリセットするリセット信号を前記送信制御回路に出力する高電圧側リセット信号発生回路を備え、
前記高電圧側リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記送信状態信号が出力されていない期間よりも前記閾値を低くするように構成されていることを特徴とする。
- [0022] また、請求項9の発明は、
請求項8の半導体集積回路であって、
前記高電圧側リセット信号発生回路は、前記電源電圧を分圧する分圧抵抗器を有し、前記分圧抵抗器によって分圧した電圧が所定の基準電圧よりも高い場合に、前記リセット信号を出力するように構成されていることを特徴とする。
- [0023] また、請求項10の発明は、
請求項9の半導体集積回路であって、
前記高電圧側リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記分圧した電圧が、前記送信状態信号が出力されていない期間よりも高くなるように分圧比を変更するように構成されていることを特徴とする。
- [0024] また、請求項11の発明は、
請求項10の半導体集積回路であって、
前記分圧抵抗器は、3個以上の抵抗器から成る直列抵抗器であり、
前記高電圧側リセット信号発生回路は、前記電源電圧を分圧する前記直列抵抗器の個数を変更することによって前記分圧比を変更するように構成されていることを特徴とする。
- [0025] これらにより、電源電圧が所定の電圧(リセット検知上限電圧)よりも高くなった場合

に、リセット信号が出力され、また前記リセット検知上限電圧は、データの送信状態かどうかに応じて切り替えられる。したがって、例えば所定の電磁波を用いずに電源電圧を外部より入力して、半導体集積回路を動作させようとした場合、リセット信号RESETが発生しないようにするためには、入力する電圧は常にリセット検知下限電圧よりも高く、かつリセット検知上限電圧よりも低い電圧に設定する必要がある。すなわち、外部より電源電圧を入力して半導体集積回路を動作させるのは、非常に困難であり、非接触ICカードの安全性を大幅に向上させることが可能となる。

[0026] また、請求項12の発明は、

請求項1に記載の半導体集積回路、および前記半導体集積回路に接続されて電磁波を送受信するアンテナコイルを有する非接触型情報媒体と、

前記非接触型情報媒体に対し、電磁波によって電源電圧の供給、およびデータの送受信を行うデータ送受信装置と、

を備えたことを特徴とする。

[0027] これにより、非接触型情報媒体(非接触ICカード)と、この非接触ICカードに対して電源電圧の供給、およびデータの送受信を行うデータ送受信装置(リーダーライタ)との間の通信可能な距離を延ばし、安定してデータの送受信を行うことができる。

発明の効果

[0028] 本発明によれば、非接触型情報媒体(半導体集積回路)と、この非接触型情報媒体と非接触状態で通信を行うリーダーライタとの間の通信可能な距離を延ばし、また、非接触型情報媒体からデータをリーダーライタに返信する際に、電源電圧が低下しても安定してデータの送受信を行うことができる。

図面の簡単な説明

[0029] [図1]図1は、非接触ICカードシステムの概略図である。

[図2]図2は、本発明の実施形態に係る非接触ICカード用LSIの構成を示すブロック図である。

[図3]図3は、本発明の実施形態に係る変調回路、および整流回路の構成を示すブロック図である。

[図4]図4は、磁界強度と変調度との関係を示す図である。

[図5]図5は、返信信号TXDATAとコイル端子間の電圧、電源電圧、リセット検知下限信号等との関係を示す波形図である。

[図6]図6は、本発明の実施形態に係るリセット発生回路の構成を示すブロック図である

[図7]図7は、スイッチ信号SWを切り替えるタイミング、電源電圧の変動を示す波形図である。

[図8]図8は、本発明の実施形態の変形例における、返信信号TXDATAとリセット検知電圧等の関係を示す波形図である。

符号の説明

[0030]	100	アナログ回路部
	110	整流回路
	111	ダイオード
	112	ダイオード
	120	電源回路
	130	クロック発生回路
	140	復調回路
	150	変調回路
	151	変調度調整抵抗
	152	変調用トランジスタ
	160	リセット発生回路
	161	インバータ
	162	リセット検知下限電圧設定用トランジスタ
	163～165	抵抗器
	166	参照電圧発生回路
	167	比較器
	200	ロジック回路部
	300	不揮発性メモリ回路部
	410	コイル端子

420	コイル端子
1000	非接触ICカード
1100	非接触ICカード用LSI
1200	アンテナコイル
1300	同調用容量
2000	リーダーライタ
2100	アンテナコイル
3000	ホスト機

発明を実施するための最良の形態

[0031] 以下、本発明の実施形態について図面を参照しながら説明する。

[0032] 《発明の実施形態1》

(非接触ICカードシステムの構成)

図1は、本発明の実施形態1に係る非接触型情報システム(非接触ICカードシステム)の構成の概要を示すブロック図である。この非接触ICカードシステムは非接触ICカード1000とリーダーライタ2000とから構成されている。また、リーダーライタ2000は、所定のデータ処理を行うホスト機3000と接続されて通信を行うようになっている。

[0033] このような構成の非接触ICカードシステムでは、非接触ICカード1000がリーダーライタ2000に近づけられると、電磁波によって電源電圧の供給を受け、非接触状態であっても電磁波を用いたデータ通信が行われる。このデータ通信は、リーダーライタ2000が非接触ICカード1000に対してデータを送信し、その後に非接触ICカード1000がリーダーライタ2000に対してデータを返信するという手順で行われる。このデータ通信の結果、リーダーライタ2000は、非接触ICカード1000のメモリに格納されている個人情報などのデータを獲得することができる。さらに、リーダーライタ2000とホスト機3000とが通信を行って、リーダーライタ2000が獲得したデータをホスト機3000に転送すれば、非接触ICカード1000に記録されたデータを広く利用することが可能になる。

[0034] (非接触ICカード1000の構成)

非接触ICカード1000は、図2に示すように、非接触ICカード用LSI1100、アンテ

ナコイル1200、および同調用容量1300とを備えて構成され、リーダーライタ2000のアンテナコイル2100から出力された電磁波をアンテナコイル1200で受信し、受信した電磁波によって非接触ICカード用LSI1100が電源電圧の供給を受けて動作するようになっている。

[0035] 非接触ICカード用LSI1100は、図2に示すように、アナログ回路部100、ロジック回路部200、データが格納される不揮発性メモリ回路部300、およびコイル端子410・420を備えて構成されている。

[0036] 非接触ICカード用LSI1100のコイル端子410・420には、アンテナコイル1200が接続され、またアンテナコイル1200には同調用容量1300が接続されている。したがって、アンテナコイル1200がリーダーライタ2000から電磁波を受信すると、コイル端子410とコイル端子420との間に交流電圧が発生し、発生した交流電圧は、アナログ回路部100に入力される。

[0037] (アナログ回路部100の構成)

アナログ回路部100は、図2に示すように整流回路110、電源回路120、クロック発生回路130、復調回路140、変調回路150、およびリセット発生回路160を備えて構成されている。

[0038] 整流回路110は、図3に示すように、ダイオード111とダイオード112とを備えて構成された倍電圧整流回路であり、コイル端子410・420間に発生した交流電圧を直流電圧に整流し、電圧を安定化させ、電源電圧V_{dd}を出力するようになっている。倍電圧整流回路は、他の種類の整流回路よりも、整流後に得られる電圧の値が大きいという特徴を持っている。

[0039] また、整流回路110は、整流された信号(受信データ信号)を復調回路140に出力するようになっている。

[0040] 電源回路120は、整流回路110で整流された電源電圧V_{dd}を非接触ICカード用LSI1100の全体に送るようになっている。これにより、非接触ICカード用LSI1100全体の動作が可能になる。

[0041] クロック発生回路130は、アンテナコイル1200の両端に発生する交流電圧を受けて生成したクロック信号CLKをロジック回路部200に出力するようになっている。

[0042] 復調回路140は、前記受信データ信号を復調し、復調した信号(復調信号RXDATA)をロジック回路部200に出力するようになっている。

[0043] (変調回路150の構成)

変調回路150は、図3に示すように、変調度調整抵抗151と変調用トランジスタ152とを備えて構成された負荷変調型の変調回路であり、ロジック回路部200から入力された返信信号TXDATAを変調し、変調された信号をコイル端子410・420に出力するようになっている。アンテナコイル1200の両端に発生した交流電圧(コイル端子410・420間の電圧)は、変調回路150の変調用トランジスタ152と変調度調整抵抗151で変化する。すなわち、非接触ICカード1000の負荷が変化することになる。

[0044] 変調回路150で用いられる変調度調整抵抗151の抵抗値は、次のようにして設定される。

[0045] 一般に変調回路150の特性は、図4に示すように、非接触ICカード1000とリーダーライタ2000のデータ通信能力を示す変調度によって表される。この変調度は、非接触ICカードに関する国際規格ISO/IEC14443-2において規定されている規格を満足する必要がある。この規格を満たすためには、図4の実線(1)を境界として、変調回路150の持つ変調度が、実線(1)で区切られる上側の領域($30/H^{1.2}$ [mVp])に存在する必要がある。一般に磁界強度が弱いほど非接触ICカード1000に発生する電圧が小さいため、非接触ICカード1000とリーダーライタ2000とのデータ通信を可能とするためには変調度を大きくする必要がある。

[0046] 変調度の大きさは、図4の実線(2)および実線(3)に示すように、磁界強度、すなわちコイル端子410・420間に発生する電圧には、ほとんど依存せず、変調回路150の変調度調整抵抗151の抵抗値に依存する。そこで、変調度調整抵抗151の抵抗値を所定の値よりも小さな抵抗値に設定することによって、低磁界強度の状態でも、非接触ICカード1000とリーダーライタ2000とのデータ通信が十分可能な程度に変調度を高くし、安定なデータ通信を行うことが可能になる。

[0047] (リセット発生回路160の構成)

リセット発生回路160は、ロジック回路部200から入力されるスイッチ信号SW(Highレベルの場合に、非接触ICカード1000からリーダーライタ2000へのデータの返信

期間中であることを示す信号)に応じて切り替えられる閾値(リセット検知下限電圧 V_{reset})と、電源電圧 V_{dd} とを比較し、リセット検知下限電圧 V_{reset} よりも電源電圧 V_{dd} が下回った場合に、ロジック回路部200をリセットするリセット信号RESETをLowレベル(Lレベル)からHighレベル(Hレベル)に遷移させてロジック回路部200に出力し、またリセット検知下限電圧 V_{reset} に達した場合に、リセット信号RESETをHレベルからLレベルに遷移させる。スイッチ信号SWがLレベルの期間(データの返信以外の動作をしている期間)にリセット検知下限電圧 V_{reset} として用いられる値(V_{re1})は、非接触ICカード用LSI1100の全体が誤動作を引き起こさない程度の電圧レベルに設定される。また、スイッチ信号SWがHレベルの期間(データの返信期間)に用いられる値(V_{re2})は、少なくともロジック回路部200が誤動作を引き起こさない程度の電圧レベルであって、かつ後述するようにデータの返信により電源電圧 V_{dd} (コイル端子410・420間の電圧)が低下した状態よりも低い電圧に設定される(不揮発性メモリ回路部300は、この電圧で誤動作する可能性があってもよい。)。

[0048] 上記のように、データの返信が行われている期間であるかどうかに応じて、リセット検知下限電圧 V_{reset} が切り替えられるは、次の理由による。

[0049] 例えば、非接触ICカード1000からリーダーライタ2000へデータの返信が行われている期間(ロジック回路部200が出力した返信信号TXDATAがLレベルである期間)は、変調回路150の変調用トランジスタ152がオンになり、コイル端子410・420間の電圧が低下するが、コイル端子410・420間の電圧が十分に大きな電圧であった場合(例えば非接触ICカード1000とリーダーライタ2000とが近接している場合)、または変調回路150の変調度調整抵抗151の抵抗値が十分に大きい場合には、変調用トランジスタ152がオン状態でも供給電力が十分に大きいため、コイル端子410・420間の電圧の低下は小さい。例えば、返信信号TXDATAがLレベルである期間に、変調度調整抵抗151の抵抗値が大きければ、電源電圧 V_{dd} は図5の直線(1)のように、 V_{dd0} ($V_{dd0}=5.0V$)から V_{dd1} ($V_{dd1}=4.5[V]$ とする)まで低下する。したがって、電源電圧 V_{dd} の低下も小さく、リセット検知下限電圧 V_{reset} が V_{dd1} よりも低く設定されていれば、リセット信号RESETが発生しないため、非接触ICカード1000とリーダーライタ2000とのデータ通信は可能である。

- [0050] 一方、コイル端子410・420間電圧が小さい場合（例えば非接触ICカード1000とリーダーライタ2000とが離れている場合）、または変調度調整抵抗151の抵抗値が小さければ小さいほど、負荷変調型である変調回路150の変調用トランジスタ152がオン状態になると電源電圧Vddの低下を引き起こしてしまう。例えば、変調度調整抵抗151の抵抗値が所定の値よりも小さければ、電源電圧Vddは図5の直線(2)のように、Vdd0からVdd2(Vdd2=3.0[V]とする)まで低下する。そして、リセット発生回路160が電源電圧Vddの低下を検知して、リセット信号RESETを非接触ICカード用LSI1100に出力すると非接触ICカード用LSI1100全体の動作が停止する。非接触ICカード用LSI1100の動作が停止すると、非接触ICカード1000とリーダーライタ2000とのデータ通信が不可能になる。
- [0051] したがって、変調度調整抵抗151の抵抗値を小さくすると、低磁界強度時の状態では、ロジック回路部200から変調回路150に送られる返信信号TXDATAがLレベルの場合（非接触ICカード1000からリーダーライタ2000へデータの返信が行われる場合）に、電源電圧Vddの低下が大きくなってしまい、リセット発生回路160がリセット信号RESETをロジック回路部200に出力すると非接触ICカード1000とリーダーライタ2000とのデータ通信が不可能になってしまう場合がある。
- [0052] 以上をまとめると、変調度調整抵抗151の抵抗値を小さくすれば変調度が高くなる反面、非接触ICカード1000からリーダーライタ2000へのデータの返信時に低下する電源電圧の幅が大きくなる。一方、変調度調整抵抗151の抵抗値を大きくすれば非接触ICカード1000からリーダーライタ2000へデータの返信が行われる時に、低下する電源電圧の幅が小さい反面、低磁界強度の状態では変調度が小さくなる。
- [0053] そこで、変調回路150の変調度調整抵抗151の値を十分な変調度を得られる値に設定し、低下する電源電圧Vddの幅が大きい場合にも、リセット信号RESETがHレベルにならず、非接触ICカード1000とリーダーライタ2000とのデータ通信が可能な状態を保つためには、非接触ICカード1000からリーダーライタ2000へデータの返信が行われている期間は、上記のようにリセット発生回路160のリセット検知下限電圧Vresetをデータの返信時の電源電圧(Vdd2)よりも下げる必要がある。
- [0054] (リセット発生回路160の具体的な構成)

リセット発生回路160は、具体的には、図6に示すように、インバータ161、リセット検知下限電圧設定用トランジスタ162、抵抗器163～165、参照電圧発生回路166、および比較器167を備えて構成される。

- [0055] インバータ161は、スイッチ信号SWのレベルを反転させるようになっている。
- [0056] リセット検知下限電圧設定用トランジスタ162は、スイッチ信号SWがインバータ161を介してゲート端子に入力され、電源電圧Vddを分圧して降下させるように直列に接続された抵抗器(抵抗器163～165)の個数を切り替えるようになっている。これにより、スイッチ信号SWがHレベルの場合に抵抗器163と抵抗器164との接続点の電圧が電源電圧Vddになる。
- [0057] 抵抗器163～165は、抵抗値がそれぞれR1、R2、およびR3の抵抗器であり、電源電圧Vddを分圧して降下させるようになっている。
- [0058] 参照電圧発生回路166は、所定の電圧を発生させる回路であり、例えばバンドギャップ参照電圧発生回路等によって構成される。なお、以下の説明では、参照電圧発生回路166の出力電圧Vrefが約1.2Vである例を説明する。
- [0059] 比較器167は、抵抗器164と抵抗器165との接続点における電圧VRと参照電圧発生回路166の出力電圧Vrefとの電圧比較を行うようになっている。
- [0060] 上記のように構成されることにより、リセット発生回路160は、ロジック回路部200からスイッチ信号SWが送られた場合に、抵抗器164と抵抗器165との接続点の電圧VRを所定の電圧に引き上げることによって、リセット検知下限電圧Vresetを所定の電圧に下げることができる。
- [0061] 電圧VRは、抵抗器163～165の抵抗値を所定の値に設定するだけで、極めて容易に設定することができる。例えば、スイッチ信号SWがLレベルの場合のリセット検知下限電圧Vreset(=Vre1)が4.5[V]、スイッチ信号SWがHレベルの場合のリセット検知下限電圧Vreset(=Vre2)が3.0[V]、および参照電圧発生回路166の出力電圧Vrefが1.2V、 $R1+R2+R3=1[\text{M}\Omega]$ であるとすれば、抵抗器163～165の抵抗値R1、R2、およびR3は、以下に示す(式1)～(式3)の連立方程式を解くことで一様に定まる。
- (式1) $R1+R2+R3=1000[\text{k}\Omega]$

$$(式2) 4.5 / (R1 + R2 + R3) = 1.2 / R3$$

《スイッチ信号SWがLレベルの場合に、リセット発生回路160の抵抗器に流れる電流値》

$$(式3) 3.0 / (R2 + R3) = 1.2 / R3$$

《スイッチ信号SWがHレベルの場合に、リセット発生回路160の抵抗器に流れる電流値》

上記(式1)～(式3)より、抵抗器163～165のそれぞれの抵抗値は、 $R1 = 333.33[k\Omega]$ 、 $R2 = 400.00[k\Omega]$ 、および $R3 = 266.67[k\Omega]$ となる。

[0062] したがって、スイッチ信号SWがLレベルの場合は、電源電圧Vddを分圧する抵抗器は、抵抗器163・164・165の直列抵抗となり、リセット検知下限電圧Vresetが $Vre1 = 4.5[V]$ となる。そして、抵抗器164と抵抗器165との接点の電圧VRが1.2Vよりも小さい場合(すなわち電源電圧Vddが $Vre1 = 4.5[V]$ よりも小さい場合)に、リセット信号RESETがLレベルからHレベルに遷移する。

[0063] また、スイッチ信号SWがHレベルの場合は、電源電圧Vddを分圧する抵抗器は、抵抗器164と抵抗器165との直列抵抗となり、リセット検知下限電圧Vresetが $Vre2 = 3.0[V]$ となる。そして、電圧VRが1.2Vよりも小さい場合(電源電圧Vddが $Vre2 = 3.0[V]$ よりも小さい場合)に、リセット信号RESETがLレベルからHレベルに遷移する。

[0064] 反対に、リセット検知下限電圧Vresetの電圧を、 $Vre1 = 4.5[V]$ 、 $Vre2 = 3.0[V]$ にするためには、図6のような回路構成で、抵抗器163～165の抵抗値をそれぞれ $R1 = 333.33[k\Omega]$ 、 $R2 = 400.00[k\Omega]$ 、 $R3 = 266.67[k\Omega]$ となるように設定すればよい。

[0065] このように、リセット発生回路160において、複数の抵抗器を直列に配置し、スイッチ信号SWの状態に応じ、リセット検知下限電圧設定用トランジスタ162によって、電源電圧Vddを降下させる抵抗器の個数を変えるので、回路規模を増大させずに簡単な回路構成で、2種類のリセット検知下限電圧Vre1とVre2とを切り替えることができる。

[0066] (ロジック回路部200の構成)

ロジック回路部200は、非接触ICカード1000からリーダーライタ2000へデータの返信が行われる場合に、前記リセット検知下限電圧 V_{reset} を切り替えるために、スイッチ信号SWをリセット発生回路160に出力するようになっている。具体的には、データの返信期間には、Hレベルのスイッチ信号SWを出力し、データの返信期間以外の期間には、Lレベルのスイッチ信号SWを出力する。スイッチ信号SWをHレベルに遷移させるタイミングは、データを変調回路150に出力するのと同様である。これにより、電源電圧がリセット検知下限電圧よりも低下する前に、前記リセット検知下限電圧を低く切り替えることができる。

- [0067] また、スイッチ信号SWをHレベルからLレベルに戻す場合には、図7の実線(3)のように、データの返信が終わったタイミングよりも遅れてスイッチ信号SWをLレベルに遷移させるようになっている。
- [0068] 例えば、図7は、非接触ICカード1000とリーダーライタ2000との間で、データ通信が行われる際の各信号波形の拡大図である。この例では、返信信号TXDATAがLレベル状態である期間は、変調回路150によりコイル端子410・420間の電圧が V_{dd2} まで低下する。そして、データの返信が終了すると返信信号TXDATAはLレベルからHレベル状態となり、コイル端子410・420間の電圧が V_{dd0} レベルに向かって上昇し、その電圧上昇にともなって、電源電圧 V_{dd} は、 V_{dd2} から V_{dd0} に向かって上昇する。
- [0069] しかし、非接触ICカード用LSI1100内部に寄生的に含まれる容量や付加される容量により、電源電圧 V_{dd} の上昇速度は異なってくる。具体的には、非接触ICカード用LSI1100の内部容量が大きい場合は、図7の実線(2)のように、非接触ICカード1000からリーダーライタ2000へデータの返信が終わったときから、電源電圧 V_{dd} がゆっくりと上昇する。
- [0070] したがって、ロジック回路部200からリセット発生回路160へ送られるスイッチ信号SWがHレベルからLレベルへ変化するタイミングと、ロジック回路部200から変調回路150に送られる返信信号TXDATAがHレベル状態になるタイミングとの時間差が小さい場合は、電源電圧 V_{dd} が十分に V_{dd0} の電圧レベルに戻る前に、リセット発生回路160のリセット検知下限電圧 V_{reset} が図7の点線(5)のように、 V_{re1} まで立ち上が

ってしまう。その結果、リセット発生回路160がHレベルのリセット信号RESETを出力し、非接触ICカード1000とリーダーライタ2000とのデータ通信ができなくなってしまう。そこで、ロジック回路部200は、スイッチ信号SWの立下りタイミングを上記のように遅らせる必要がある。

[0071] ただし、あまりにもスイッチ信号SWの立下りタイミングを遅らせ過ぎると、非接触ICカード用LSI1100が内部処理を行う際に不揮発性メモリ回路部300の動作が始まってしまう。そこで、図7に示すように、ロジック回路部200は、変調回路150へ送る返信信号TXDATAの立ち上がりタイミングから、返信信号TXDATAがLレベルである期間より長い期間だけ、スイッチ信号SWの立下りタイミングを遅らせればよい。具体的には、非接触ICカードの国際規格「ISO/IEC14443 Type B」における変調周波数が848kHzであるため、 $1.18[\mu\text{秒}/2]$ 、すなわち、590[n秒]以上の時間タイミングだけ、スイッチ信号SWの立下りタイミングを遅らせればよい。具体的には、ロジック回路部200は、クロック発生回路130が出力するクロック信号CLKを利用して、上記のと通りのタイミングでスイッチ信号SWのレベルを遷移させるように構成される。

[0072] また、ロジック回路部200は、不揮発性メモリ回路部300に対して、制御信号Ctrlとアドレス信号Addとを出力することによって、そのアドレスに対するデータ信号DATAの読み出し、および書き込みを行うようになっている。

[0073] また、ロジック回路部200は、リセット信号RESETがLレベルからHレベルに遷移したタイミングで、リセット動作を行うようになっている。なお、リセット信号RESETがHレベルの時には、ロジック回路部200は、不揮発性メモリ回路部300に前記制御信号Ctrlを出力しない。これによりロジック回路部200は、不揮発性メモリ回路部300へのアクセスが不可能となる。一方、リセット信号RESETがLレベルの時には、ロジック回路部200は不揮発性メモリ回路部300に制御信号Ctrlを出力する。リセット信号RESETがHレベルからLレベルへ切り替わる瞬間は、不揮発性メモリ回路部300へのアクセスが可能となる瞬間である。不揮発性メモリ回路部300へのアクセスが可能であるとき、ロジック回路部200は不揮発性メモリ回路部300に格納されているデータを上記のように読み書きすることができる。

- [0074] したがって、リーダーライタ2000などの外部装置が非接触ICカード1000にデータを送信することが可能となるだけでなく、非接触ICカード1000からリーダーライタ2000に対して、不揮発性メモリ回路部300に格納されているデータを返信することが可能となる。
- [0075] また、ロジック回路部200は、不揮発性メモリ回路部300から読み取ったデータ(返信すべきデータ)をバッファリングし、非接触ICカード1000からリーダーライタ2000へのデータの返信する際には、変調回路150へ返信信号TXDATAをHレベルからLレベルに遷移させて、バッファリングしてあるデータを出力するようになっている。
- [0076] このように、読み取ったデータを返信する際に不揮発性メモリ回路部300を動作させず、バッファリングしてあるデータを用いるのは、次の理由による。
- [0077] 例えば、非接触ICカード1000とリーダーライタ2000との間でデータ通信が全く行われていない場合に、リセット発生回路160のリセット検知下限電圧VresetがVre2(3.0[V]以下)に低下させられた場合に、ロジック回路部200が不揮発性メモリ回路部300に制御信号Ctrlを出力すると、不揮発性メモリ回路部300は動作させられる。ロジック回路部200は、通常は、論理ゲートのみで構成されるため、電源電圧Vddが3.0[V]程度の状態に落ちても、通常は問題なく動作する。
- [0078] しかし、不揮発性メモリ回路部300は、論理ゲートだけではなくメモリセルなどにより構成されるため、電源電圧Vddが3.0[V]程度に落ちた状態で、不揮発性メモリ回路部300を動作させると、不揮発性メモリ回路部300が有するメモリセルへの書き込み時間などが規定値にならず、正常な動作が保証されなくなってしまう。このため、電源電圧Vddが3.0[V]程度に落ちた場合には、不揮発性メモリ回路部300を動作させないように設計する必要がある。
- [0079] そこで、ロジック回路部200は、上記のように非接触ICカード1000からリーダーライタ2000へのデータの返信する際には、不揮発性メモリ回路部300には制御信号Ctrlを出力しないようにして不揮発性メモリ回路部300を動作させないようにし、ロジック回路部200のみが動作して、バッファリングしてあるデータを変調回路150に出力するように構成される。
- [0080] (非接触ICカードシステムの動作)

上記のように構成された、非接触ICカードシステムでは、データの送受信が行われる場合に、非接触ICカード1000がリーダーライタ2000に対して所定の距離内に近づけられるとアンテナコイル1200に交流電圧が発生し、整流回路110で整流された後、電源回路120により電源電圧Vddとして出力され、非接触ICカード用LSI1100全体に対して供給される。リーダーライタ2000から送信されたデータは、アンテナコイル1200で受信された後、整流回路110を介して復調回路140に入力されて復調される。

[0081] また、非接触ICカード1000からリーダーライタ2000に対してデータを返信する場合には、まずロジック回路部200は、不揮発性メモリ回路部300に対して、制御信号Ctrlとアドレス信号Addとを出力することによって、不揮発性メモリ回路部300から返信すべきデータを読み取ってバッファに格納する。

[0082] また、ロジック回路部200は、スイッチ信号SWをLレベルからHレベルに遷移させ、リセット発生回路160のリセット検知下限電圧VresetをVre1(=4.5[V])からVre2(=3.0[V])に低下させる。

[0083] この際、ロジック回路部200は、制御信号CtrlをLレベルにすることによって、不揮発性メモリ回路部300を動作させないようにする。そして、ロジック回路部200がLレベルの返信信号TXDATAを変調回路150に出力することによって、変調回路150の変調用トランジスタ152がオンになる。

[0084] 本実施形態の場合、返信信号TXDATAがLレベルである期間は、変調度調整抵抗151を介して、コイル端子410・420間が接続されるため、コイル端子410・420間の電圧は低下するが、リセット発生回路160のリセット検知下限電圧Vresetは、不揮発性メモリ回路部300によってVre2に切り替えられているので、コイル端子410・420間の電圧が低下してもロジック回路部200はリセットされることなく、データ(返信信号TXDATA)は変調回路150を介してリーダーライタ2000に返信される。

[0085] 上記のように本実施形態によれば、不揮発性メモリ回路部よりも低電圧で動作できるロジック回路に、返信すべきデータを保持させ、さらに前記リセット検知下限電圧をデータが返信される期間には低下させるので、変調度を十分に大きくして非接触ICカードとリーダーライタとの間の通信可能な距離を延ばし、安定してデータの送受信

を行うことができる。すなわち、本発明の半導体集積回路は、近々普及すると見込まれている近接型(通信距離0~10cm)の非接触ICカードへの適用に対し有用である。

[0086] 《発明の実施形態1の変形例》

リセット発生回路160に対し比較器167の出力を反転させるインバータが付加された高電圧側リセット発生回路を実施形態1の非接触ICカード用LSI1100に、さらに設けてもよい。

[0087] この高電圧側リセット発生回路には、ロジック回路部200からスイッチ信号SWを入力し、リセット信号RESETをロジック回路部200に出力するように非接触ICカード用LSI1100を構成する。

[0088] 前記高電圧側リセット発生回路は、ロジック回路部200から入力されるスイッチ信号SWに応じて切り替えられる閾値(リセット検知上限電圧 V_{reset})と、電源電圧 V_{dd} とを比較し、リセット検知上限電圧 V_{reset} よりも電源電圧 V_{dd} が上回った場合に、ロジック回路部200をリセットするリセット信号RESETをLレベルHレベルに遷移させてロジック回路部200に出力し、またリセット検知上限電圧 V_{reset} を下回った場合に、リセット信号RESETをHレベルからLレベルに遷移させる。

[0089] 非接触ICカード1000からリーダーライタ2000へのデータの返信時(ロジック回路部200から変調回路150へ送られる返信信号TXDATAがLレベルである期間)に、電源電圧 V_{dd} が V_{dd0} から V_{dd2} へ低下するものとすれば、スイッチ信号SWがLレベルの期間(データの返信以外の動作をしている期間)にリセット検知上限電圧 V_{reset} として用いられる値(V_{re3})は、 $V_{re3} > V_{dd0}$ となる電圧レベルに設定される。また、スイッチ信号SWがHレベルの期間(データの返信期間)に用いられる値(V_{re4})は、 $V_{re4} > V_{dd2}$ となる電圧レベルに設定される。

[0090] これら2種類のリセット検知上限電圧 V_{re3} と V_{re4} とは、高電圧側リセット発生回路においても抵抗器163~165の値を所定の値の設定し、リセット検知下限電圧設定用トランジスタ162によって電源電圧を分圧する抵抗器の個数を変化させることによって設定することができる。

[0091] このように V_{re3} と V_{re4} とが設定されることによって、スイッチ信号SW、および返信

信号TXDATAに応じてリセット検知上限電圧は、図8に示すように変化する。

- [0092] 例えば第三者が本変形例に係る非接触ICカード用LSI1100の外部から電源を入力し、非接触ICカード用LSI1100内部の信号や不揮発性メモリ回路部300に記憶されているデータの読み出しや書き換えを、悪意を持って行おうとする場合、第三者は、電源電圧Vddの代わりとなる電圧を外部より入力する必要がある。
- [0093] すなわち、電源電圧を外部より入力する場合には、リセット信号RESETが発生しないようにするために、電源電圧Vddの代わりとなる電圧は、常にリセット検知下限電圧Vresetよりも高く、かつリセット検知上限電圧V⁺resetよりも低い電圧に設定する必要がある。
- [0094] しかし、外部より入力する電源電圧をリセット信号RESETが発生しないように常に調整することは非常に困難である。したがって、本変形例に係る非接触ICカードシステムは、リセット発生回路160の回路構成を複雑にしなくても、非接触ICカード用LSI1100の安全性を大幅に向上させることが容易に可能となる。
- [0095] なお、上記の実施形態で説明したリセット発生回路160において、上記のように2種類のリセット検知下限電圧Vre1とVre2とを定めるのではなく、スイッチ信号SWが入力された場合には必ずLレベルのリセット信号RESETをロジック回路部200に出力するようにしてもよい。このような構成しても、やはり非接触ICカード1000とリーダーライタ2000との間のデータ通信を維持することができる。
- [0096] また、参照電圧発生回路166の出力電圧は例示であり、抵抗器163～165を所定の値に設定すれば、この出力電圧とは異なる電圧を出力する回路であっても、適用することができる。
- [0097] また、整流回路110には、倍電圧整流回路が使用された例を説明したが、全波整流回路や半波整流回路で電波を整流する整流回路を使用してもよい。
- [0098] また、上記の実施形態に係る変調回路150には、コイル端子410・420間電圧を変調する回路が使用されているが、電源電圧Vddを変調する変調回路を使用してもよい。
- [0099] また、上記の実施形態で示した、各信号のレベルとそのレベルが示す内容との対応関係などは一例であり、これらに限るものではない。

産業上の利用可能性

[0100] 本発明に係る半導体集積回路、及びこれを搭載した非接触型情報システムは、非接触型情報媒体(半導体集積回路)と、この非接触型情報媒体と非接触状態で通信を行うリーダーライタとの間の通信可能な距離を延ばし、また、非接触型情報媒体からデータをリーダーライタに返信する際に、電源電圧が低下しても安定してデータの送受信を行うことができるという効果を有し、電磁波によって電力の供給を受ける半導体集積回路、およびこの半導体集積回路を搭載した非接触型情報媒体を含む情報システム(非接触型情報システム)等として有用である。

請求の範囲

- [1] アンテナコイルが受信した電磁波によって電源電圧の供給を受ける一方、前記アンテナコイルを介してデータの送受信を行う半導体集積回路であって、
データが格納されるメモリ回路と、
前記アンテナコイルが接続される一対の端子と、
送信するデータに応じて、前記端子間の負荷を変化させることによって、前記アンテナコイルを介してデータを送信する変調送信回路と、
前記メモリ回路に格納されたデータを前記変調送信回路に出力する送信制御回路と、
前記電源電圧が所定の閾値を下回った場合に、前記送信制御回路をリセットするリセット信号を前記送信制御回路に出力するリセット信号発生回路とを備え、
前記送信制御回路は、データを送信中の状態であることを示す送信状態信号を出力するように構成され、
前記リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記送信状態信号が出力されていない期間よりも前記閾値を低くするように構成されていることを特徴とする半導体集積回路。
- [2] 請求項1の半導体集積回路であって、
前記リセット信号発生回路は、前記電源電圧を分圧する分圧抵抗器を有し、前記分圧抵抗器によって分圧された電圧が所定の基準電圧よりも低い場合に、前記リセット信号を出力するように構成されていることを特徴とする半導体集積回路。
- [3] 請求項2の半導体集積回路であって、
前記リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記分圧された電圧が、前記送信状態信号が出力されていない期間よりも高くなるように分圧比を変更するように構成されていることを特徴とする半導体集積回路。
- [4] 請求項3の半導体集積回路であって、
前記分圧抵抗器は、3個以上の抵抗器から成る直列抵抗器であり、
前記リセット信号発生回路は、前記電源電圧を分圧する前記直列抵抗器の個数を変更することによって前記分圧比を変更するように構成されていることを特徴とする半

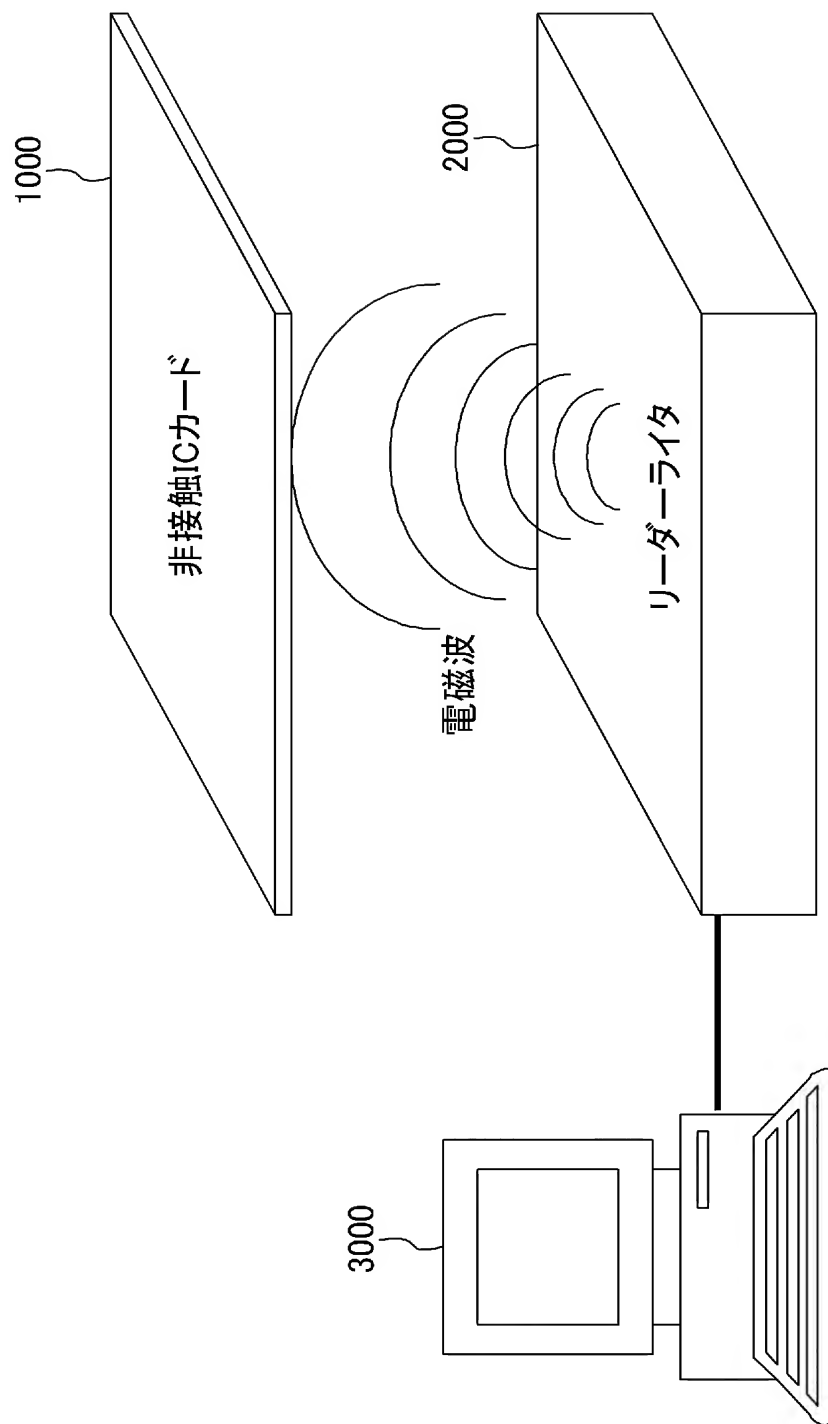
導体集積回路。

- [5] 請求項1から請求項4のうちの何れか1項の半導体集積回路であって、
前記送信制御回路は、前記メモリ回路に格納されたデータを前記変調送信回路に出力すると同時に前記送信状態信号を出力するように構成されていることを特徴とする半導体集積回路。
- [6] 請求項1の半導体集積回路であって、
前記送信制御回路は、前記メモリ回路に格納されたデータを保持するバッファを有し、前記バッファに保持したデータを前記変調送信回路に出力するように構成されていることを特徴とする半導体集積回路。
- [7] 請求項1の半導体集積回路であって、
前記送信制御回路は、前記変調送信回路へのデータの出力が終了し、前記変調送信回路にデータを出力するために要した時間以上の時間が経過した後に、前記送信状態信号の出力を停止するように構成されていることを特徴とする半導体集積回路。
- [8] 請求項1の半導体集積回路であって、
さらに、前記電源電圧が所定の閾値を超えた場合に、前記送信制御回路をリセットするリセット信号を前記送信制御回路に出力する高電圧側リセット信号発生回路を備え、
前記高電圧側リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記送信状態信号が出力されていない期間よりも前記閾値を低くするように構成されていることを特徴とする半導体集積回路。
- [9] 請求項8の半導体集積回路であって、
前記高電圧側リセット信号発生回路は、前記電源電圧を分圧する分圧抵抗器を有し、前記分圧抵抗器によって分圧した電圧が所定の基準電圧よりも高い場合に、前記リセット信号を出力するように構成されていることを特徴とする半導体集積回路。
- [10] 請求項9の半導体集積回路であって、
前記高電圧側リセット信号発生回路は、前記送信状態信号が出力されている期間は、前記分圧した電圧が、前記送信状態信号が出力されていない期間よりも高くなる

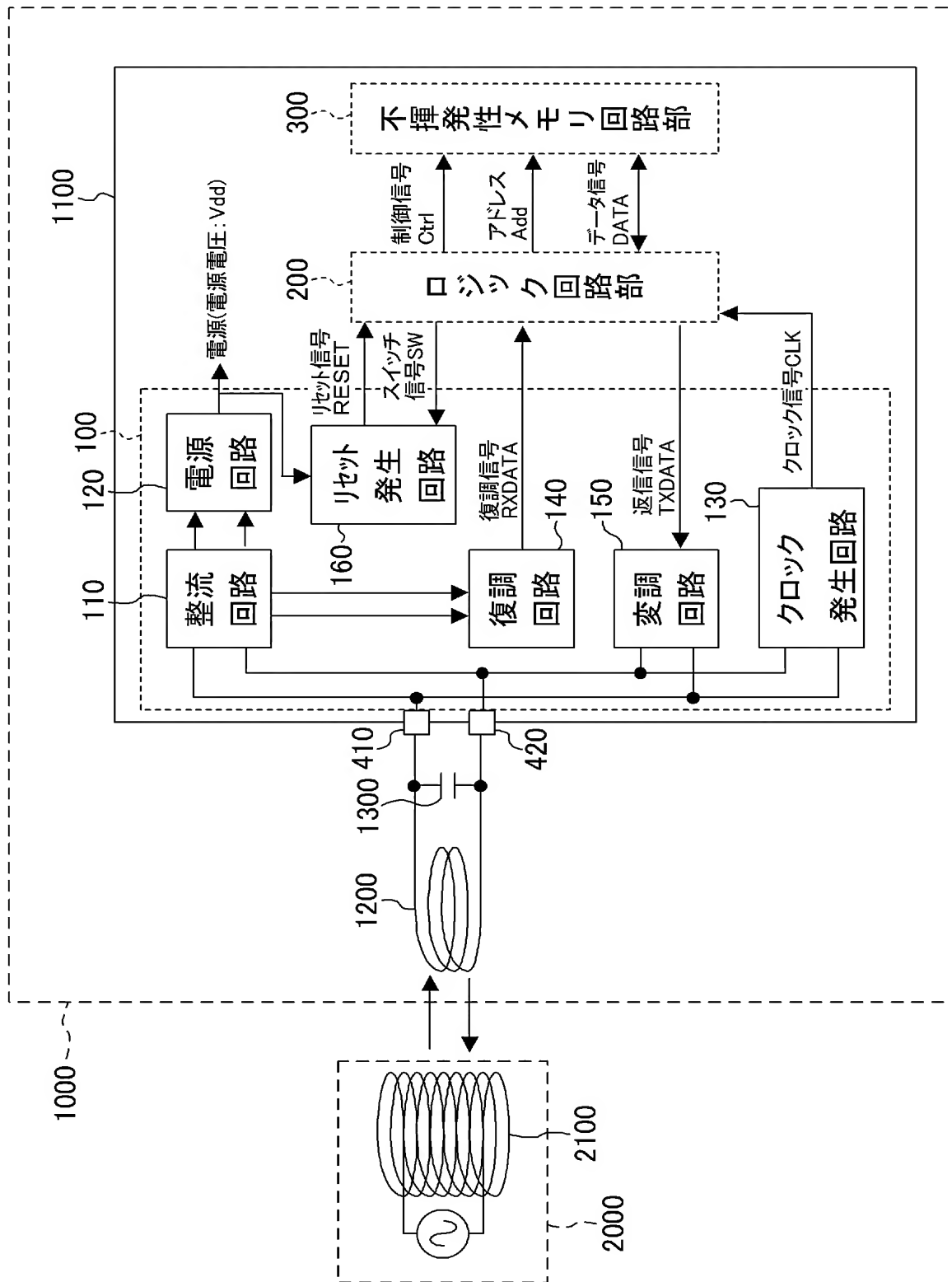
ように分圧比を変更するように構成されていることを特徴とする半導体集積回路。

- [11] 請求項10の半導体集積回路であって、
前記分圧抵抗器は、3個以上の抵抗器から成る直列抵抗器であり、
前記高電圧側リセット信号発生回路は、前記電源電圧を分圧する前記直列抵抗器の個数を変更することによって前記分圧比を変更するように構成されていることを特徴とする半導体集積回路。
- [12] 請求項1に記載の半導体集積回路、および前記半導体集積回路に接続されて電磁波を送受信するアンテナコイルを有する非接触型情報媒体と、
前記非接触型情報媒体に対し、電磁波によって電源電圧の供給、およびデータの送受信を行うデータ送受信装置と、
を備えたことを特徴とする非接触型情報システム。

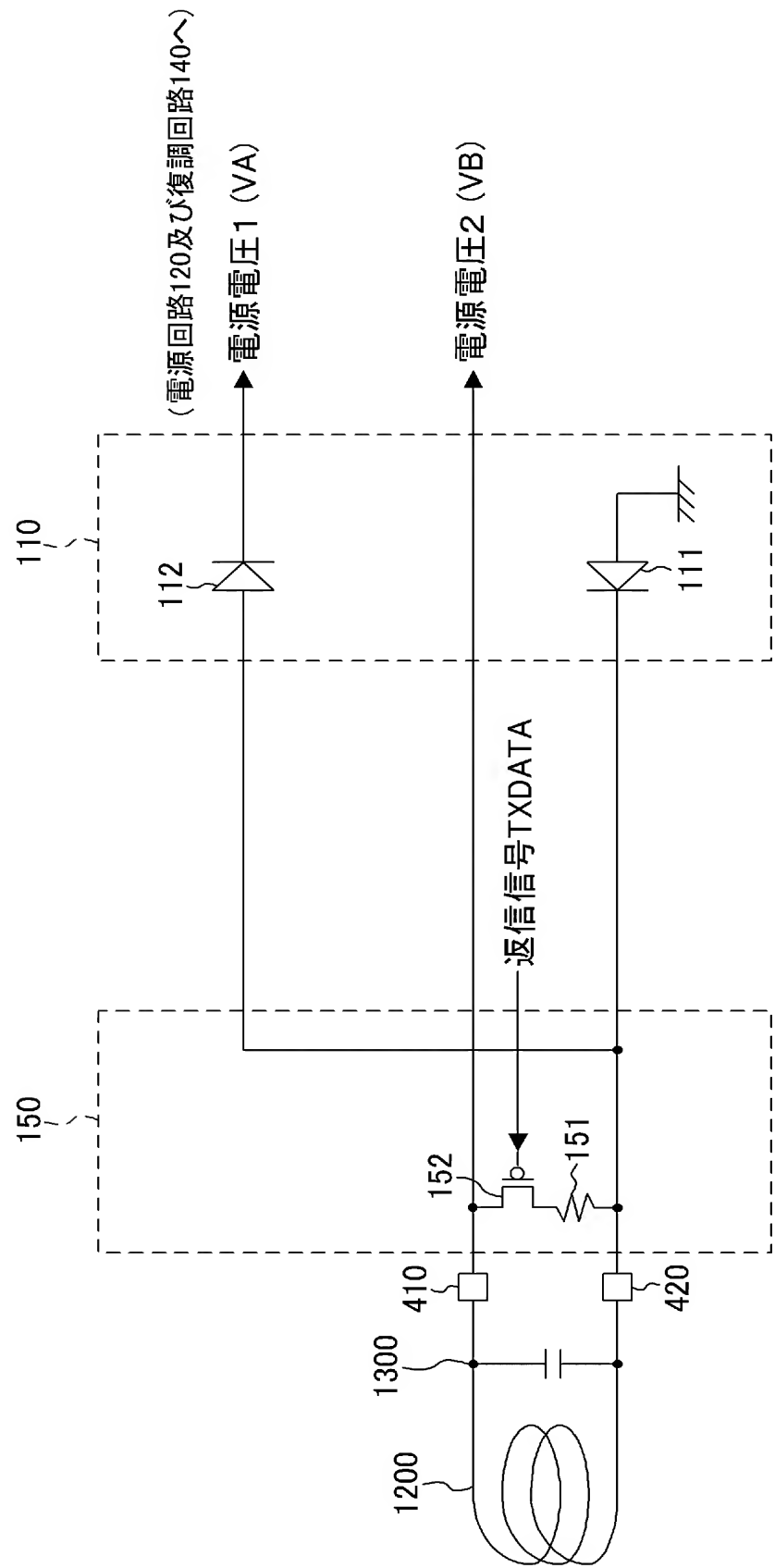
[図1]



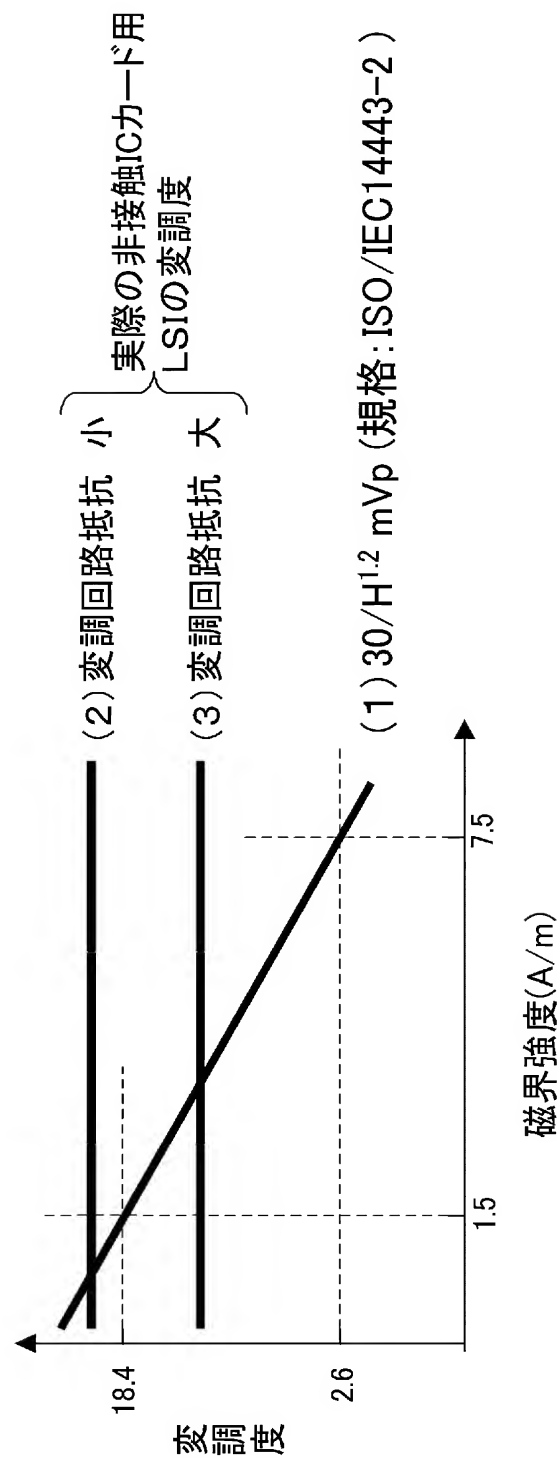
[図2]



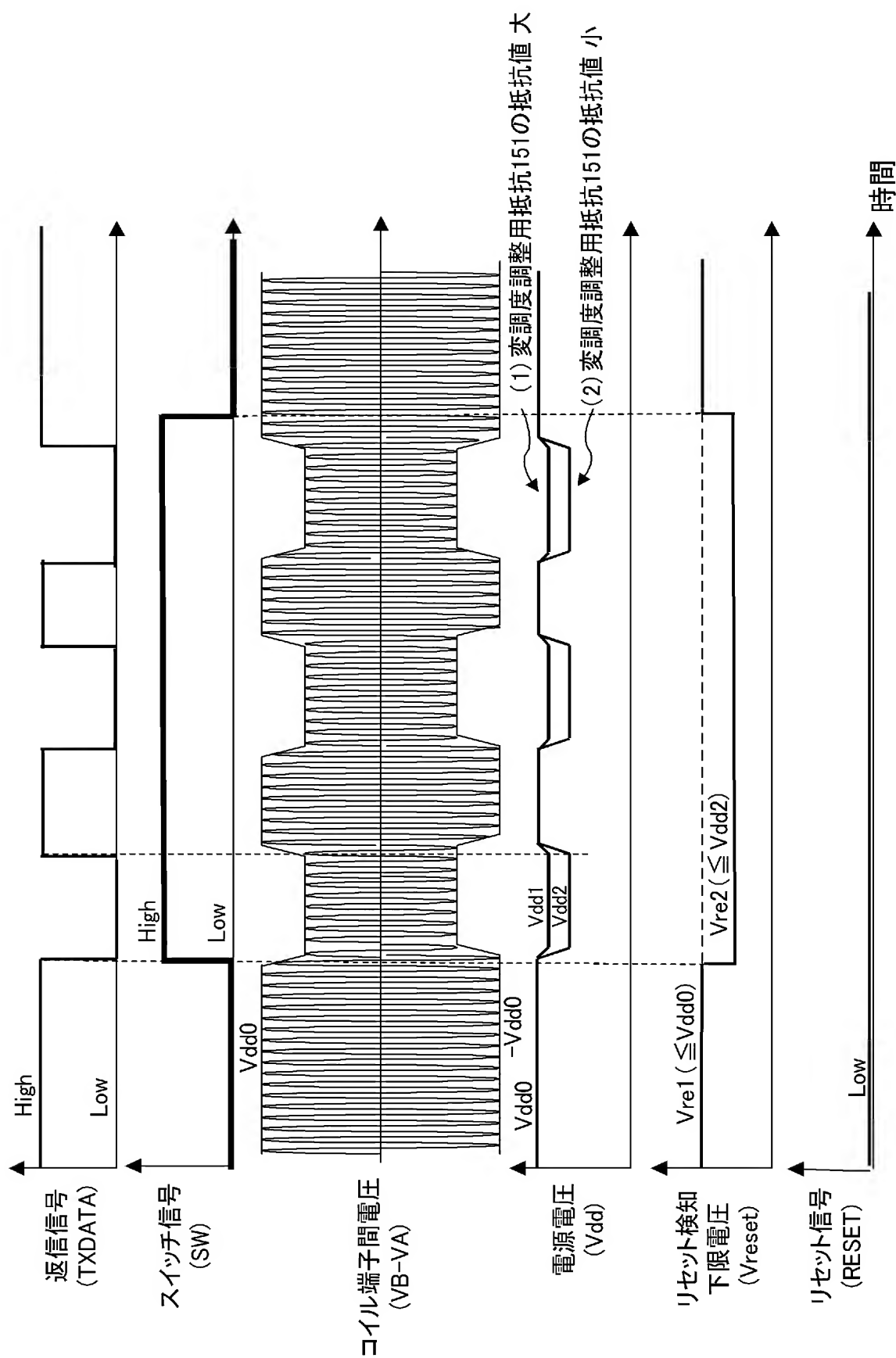
[図3]



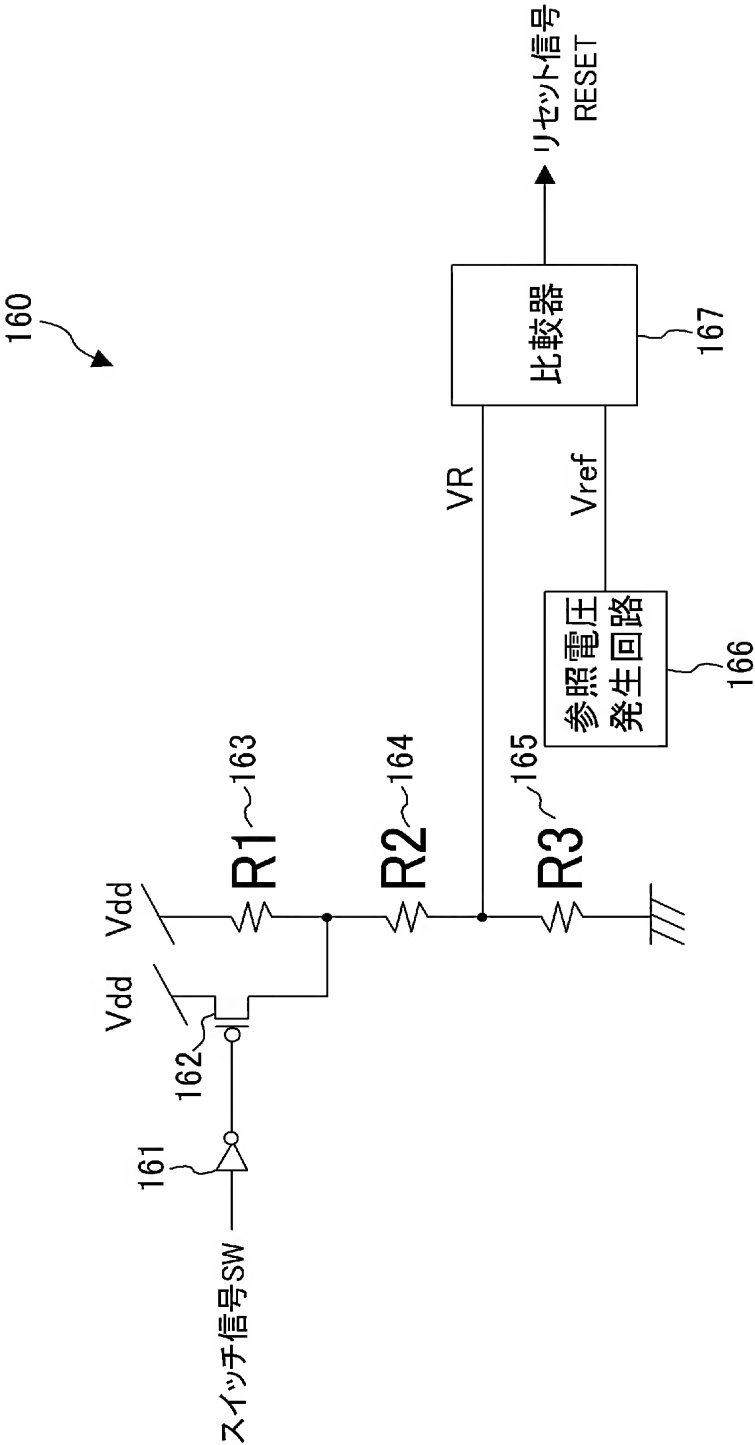
[図4]



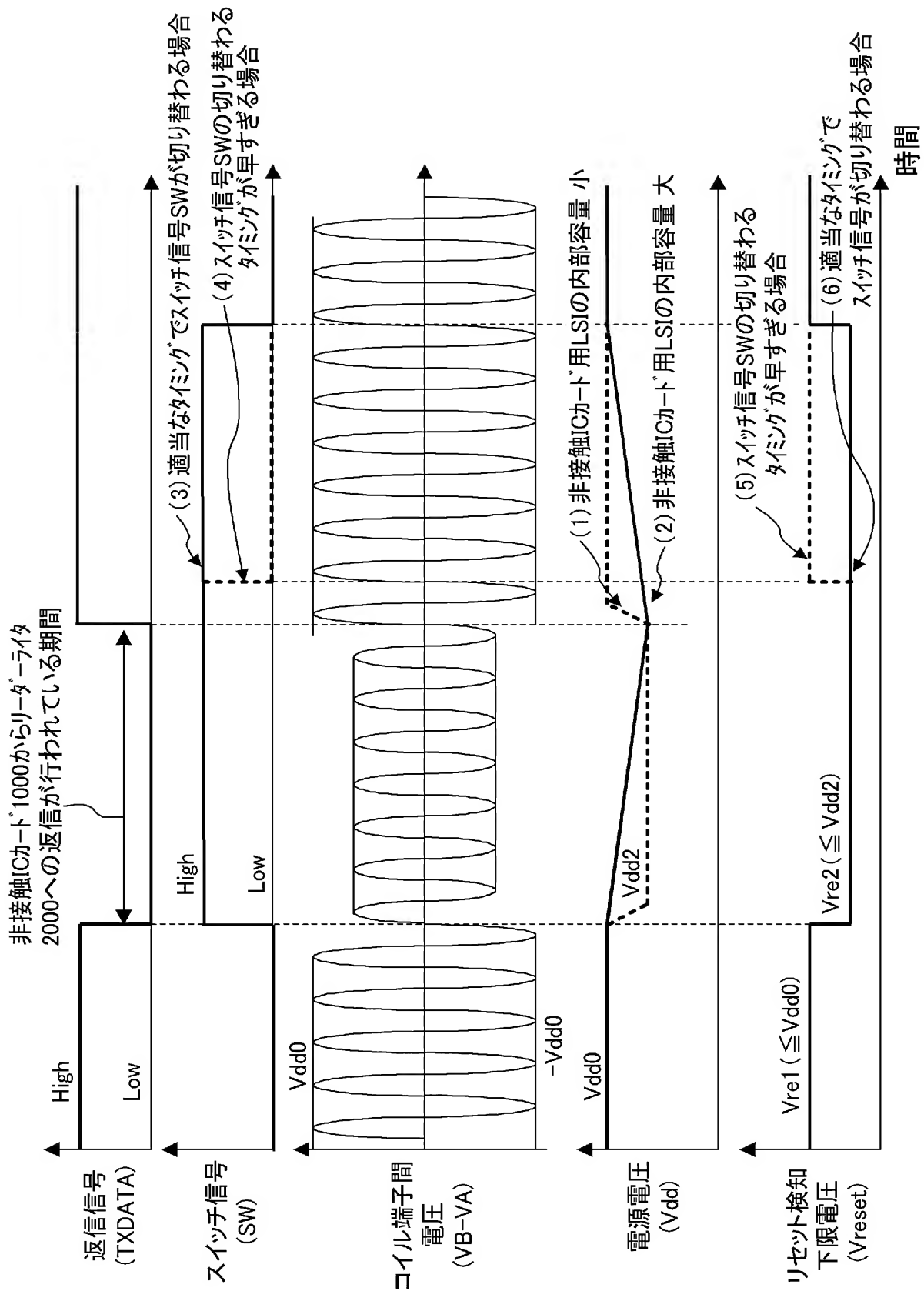
[図5]



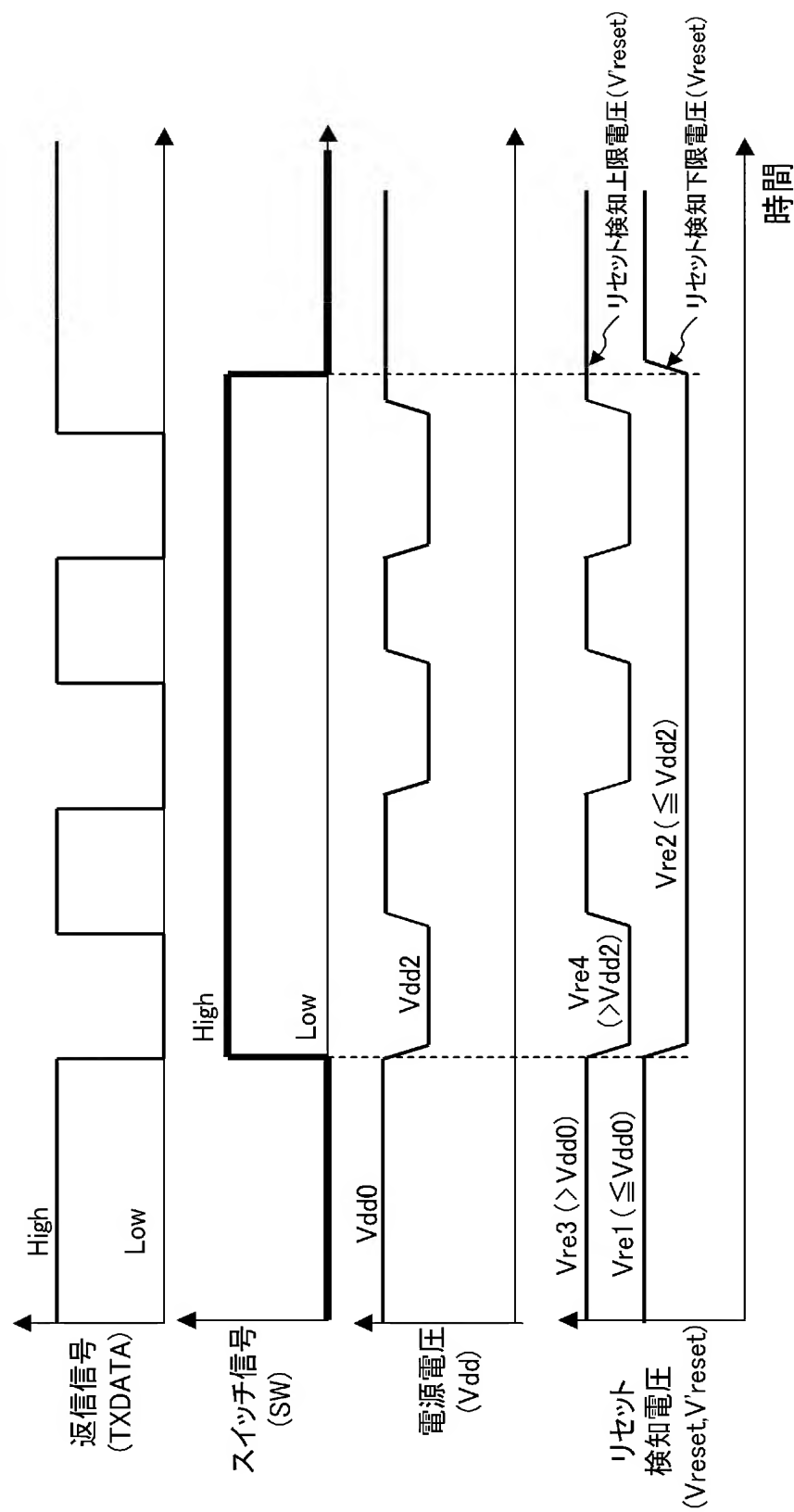
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007073

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ G06K19/07, B42D15/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ G06K19/07, B42D15/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-23366 A (Matsushita Electric Industrial Co., Ltd.), 24 January, 2003 (24.01.03), Full text; all drawings (Family: none)	1-12
A	JP 2001-250097 A (Hitachi, Ltd.), 14 September, 2001 (14.09.01), Full text; all drawings & TW 540003 B	1-12
A	JP 10-207580 A (Hitachi, Ltd.), 07 August, 1998 (07.08.98), Full text; all drawings (Family: none)	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 May, 2005 (13.05.05)

Date of mailing of the international search report
31 May, 2005 (31.05.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007073

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-250661 A (Hitachi, Ltd.), 14 September, 2000 (14.09.00), Full text; all drawings (Family: none)	1-12

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. ⁷ G06K19/07, B42D15/10		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. ⁷ G06K19/07, B42D15/10		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2003-23366 A (松下電器産業株式会社) 2003.01.24, 全文、全図 (ファミリーなし)	1-12
A	JP 2001-250097 A (株式会社日立製作所) 2001.09.14, 全文、全図 & TW 540003 B	1-12
A	JP 10-207580 A (株式会社日立製作所) 1998.08.07, 全文、全図 (ファミリーなし)	1-12
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 13.05.2005	国際調査報告の発送日 31.5.2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 丹治 彰 電話番号 03-3581-1101 内線 3586	5N 8320

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2000-250661 A (株式会社日立製作所) 2000. 09. 14, 全文、全図 (ファミリーなし)	1-12